

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-021697

(43)Date of publication of application : 29.01.1993

(51)Int.Cl.

H01L 23/50
H01L 25/065
H01L 25/07
H01L 25/18

(21)Application number : 03-195698

(71)Applicant : SHINKO ELECTRIC IND CO LTD

(22)Date of filing : 10.07.1991

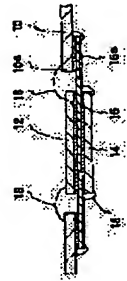
(72)Inventor : MURATA KOICHI

(54) LEAD FRAME AND SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To enable a semiconductor device to be enhanced in mounting efficiency and effectively increased in number of leads by a method wherein semiconductor chips are mounted in a single package.

CONSTITUTION: In a lead frame having semiconductor chips on both sides, an inner lead connected to semiconductor chips 12 and 14 is composed of an advanced lead 10a whose tip is made to extend close to the outer edge of the mounting position of the semiconductor chips and a receding lead whose tip is located receding from the advanced lead 10a. The outer edge concerned is set trueing up with the tip of the receding lead, and a semiconductor a relay conductor tape 16 provided with a relay conductor pattern 16a which joins the semiconductor chip to the above receding lead is provided in tension between the opposed advanced leads 10a.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

02.07.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3014176

[Date of registration]

17.12.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

17.12.2002

*** NOTICES ***

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the leadframe which carries a semiconductor chip in both sides of a frame The advance lead which extended the tip to the location which approaches the rim of the helicopter loading site of a semiconductor chip in the inner lead linked to a semiconductor chip, The retreat lead which retreated the lead tip location constitutes from this advance lead. the junction which has the junction conductor pattern which doubles a rim location with the tip location of said retreat lead, and relays between a semiconductor chip and said retreat leads between said advance leads which faced each other — a conductor — the leadframe characterized by stretching a tape.

[Claim 2] In the leadframe which carries a semiconductor chip in both sides of a stage, respectively The advance lead which extended the tip to the location which approaches the rim of the helicopter loading site of a semiconductor chip in the inner lead linked to a semiconductor chip, The retreat lead which retreated the lead tip location constitutes from this advance lead. Between said stages and said retreat leads the junction which has the junction conductor pattern which doubles a rim location with the tip location of said retreat lead, and relays between a semiconductor chip and said retreat leads — a conductor — the leadframe characterized by preparing a tape.

[Claim 3] In the leadframe which carries a semiconductor chip in both sides of a stage, respectively The advance lead which extended the tip to the location which approaches the rim of the helicopter loading site of a semiconductor chip in the inner lead linked to a semiconductor chip, The retreat lead which retreated the lead tip location constitutes from this advance lead. the junction which has the junction conductor pattern which relays between a semiconductor chip and said retreat leads between said advance leads which doubled the rim location with the tip location of said retreat lead, and faced each other including said stage — a conductor — the leadframe characterized by stretching a tape.

[Claim 4] The semiconductor device characterized by carrying a semiconductor chip in a leadframe according to claim 1, 2, or 3, connecting electrically between a semiconductor chip, said advance lead, and said retreat leads, and coming to carry out the resin seal of the semiconductor chip.

[Translation done.]

*** NOTICES ***

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the leadframe and semiconductor device of a type which carry a semiconductor chip in both sides of a frame at a detail, respectively more about a leadframe and a semiconductor device.

[0002]

[Description of the Prior Art] Although the semiconductor device carrying a semiconductor chip carries one semiconductor chip in one package, in order to raise mounting effectiveness, the product carrying two or more semiconductor chips is usually in one package. For example, there are a thing of the hybrid type which has arranged two or more semiconductor chips in 1 flat surface, a thing which carried the semiconductor chip in both sides of the stage of a leadframe, respectively. The product which carried the semiconductor chip in both sides of a stage is carrying two semiconductor chips in one package, and it becomes possible easily to obtain the semiconductor device which has a twice as many capacity as this.

[0003]

[Problem(s) to be Solved by the Invention] However, since the lead number linked to a semiconductor chip increases inevitably when it carries a semiconductor chip in both sides of the stage of a leadframe as mentioned above, the trouble that formation of the lead formed in a leadframe becomes difficult arises. Especially, recently, since a semiconductor chip is integrated highly and an inner lead is extremely formed in high density, it becomes very difficult to increase a lead number further by the leadframe which has a detailed pattern. Then, the place which this invention is made that the above-mentioned trouble should be canceled, and is made into the purpose is high-density, and the leadframe in which an inner lead is formed can also secure the inner lead for connection, and it is going to offer the leadframe and semiconductor device whose loading of two or more semiconductor chips is enabled at one package.

[0004]

[Means for Solving the Problem] This invention is equipped with the next configuration in order to attain the above-mentioned purpose. Namely, it sets to the leadframe which carries a semiconductor chip in both sides of a frame. The advance lead which extended the tip to the location which approaches the rim of the helicopter loading site of a semiconductor chip in the inner lead linked to a semiconductor chip, The retreat lead which retreated the lead tip location constitutes from this advance lead. the junction which has the junction conductor pattern which doubles a rim location with the tip location of said retreat lead, and relays between a semiconductor chip and said retreat leads between said advance leads which faced each other — a conductor — it is characterized by stretching a tape. Moreover, it sets to the leadframe which carries a semiconductor chip in both sides of a stage, respectively. The advance lead which extended the tip to the location which approaches the rim of the helicopter loading site of a semiconductor chip in the inner lead linked to a semiconductor chip, The retreat lead which retreated the lead tip location constitutes from this advance lead. Between said stages and said retreat leads the junction which has the junction conductor pattern which doubles a rim location with the tip location of said retreat lead, and relays between a semiconductor chip and said retreat leads — a conductor — it is characterized by preparing a tape. Moreover, it sets to the leadframe which carries a semiconductor chip in both sides of a stage, respectively. The advance lead which extended the tip to the location which approaches the rim of the helicopter loading site of a semiconductor chip in the inner lead linked to a semiconductor chip, The retreat lead which retreated the lead tip location constitutes from this advance lead. the junction which has the junction conductor pattern which relays between a semiconductor chip and said retreat leads between said advance leads which doubled the rim location with the tip location of said retreat lead, and faced each other including said stage — a conductor — it is characterized by stretching a tape. Moreover, a semiconductor chip is carried in said leadframe, between a semiconductor chip, said advance lead, and said retreat leads is connected electrically, and it

is characterized by coming to carry out the resin seal of the semiconductor chip.

[0005]

[Function] junction — a conductor — it joins to both sides of a tape, or both sides of a stage, respectively, a semiconductor chip is supported to them, one semiconductor chip and an advance lead are connected electrically, and the semiconductor chip of another side is connected to a retreat lead. Since a retreat lead is estranged and arranged from a semiconductor chip, it is connected with a semiconductor chip through a junction conductor pattern. By estranging and arranging a lead tip from the loading part of a semiconductor chip, a retreat lead can secure the allowances tooth space for lead arrangement, and can increase a lead number effectively.

[0006]

[Example] Hereafter, the suitable example of this invention is explained to a detail based on an accompanying drawing. Drawing 1 shows the example which carried semiconductor chips 12 and 14 in the leadframe 10 concerning this invention. the thing of a type which does not have the stage in which the leadframe 10 of this example carries a semiconductor chip — it is — junction — a conductor — it constitutes so that a tape 16 may be stretched on the inferior surface of tongue of an inner lead and a semiconductor chip may be supported. the pattern of an inner lead and inner lead which formed drawing 2 in the leadframe 10 — junction — a conductor — the plane configuration which joined the tape 16 is shown. An inner lead consists of advance lead 10a close to the rim of a semiconductor chip 12 which made the tip extend to a location, and retreat lead 10b which retreated the tip location rather than advance lead 10a, as shown in drawing 2 .

[0007] The tip location of advance lead 10a is the same as that of the inner lead prepared in the conventional leadframe, and opens and sets up spacing which wirebonding takes. On the other hand, in order that retreat lead 10b may secure the tooth space for lead arrangement, it separates a lead tip from the helicopter loading site of a semiconductor chip, and sets it up. The arrangement tooth space of an inner lead becomes narrow gradually as it approaches the helicopter loading site of a semiconductor chip. For this reason, although the inner lead was formed in the taper configuration and the tooth space during a lead is taken, an inner lead becomes high density extremely by that tip side. Since the above-mentioned retreat lead 10b has stopped extension of a lead in the location which retreated rather than advance lead 10a, it can use the part which is generous by arrangement of a lead, and can form the lead of an a large number book more compared with the case where all inner leads are made to extend to the rim of a semiconductor chip.

[0008] In the example shown in drawing 2 , although advance lead 10a and retreat lead 10b are arranged alternately, it must not necessarily arrange alternately. What is necessary is just to set up a pattern by arrangement suitably according to arrangement of an inner lead. said junction — a conductor — a tape 16 is shown in drawing 2 — as — the inside of an inner lead — the inferior surface of tongue of advance lead 10a — joining — a leadframe — supporting — retreat lead 10b and junction — a conductor — some spacing is prepared between the rims of a tape 16. this spacing — an example — junction — a conductor — it is for connecting between the tips of retreat lead 10b with a tape 16 by wirebonding. the case where the wirebonding location to retreat lead 10b is set as the location which retreated a little rather than the tip location — junction — a conductor — the rim of a tape 16 can start retreat lead 10b. moreover — this example — junction — a conductor — the case where a TAB tape etc. is connected although between a tape 16 and retreat lead 10b is connected by wirebonding — the same — junction — a conductor — the case where direct continuation of a tape 16 and the retreat lead 10b is carried out — up to the tip location of retreat lead 10b — junction — a conductor — the rim section of a tape 16 — starting — making — junction — a conductor — a tape 16 is joined to a leadframe 10.

[0009] it is shown in drawing 1 — as — a semiconductor chip 12 — junction — a conductor — it joins to the top face of a tape 16, supports, and connects with advance lead 10a by wirebonding. 18 is a bonding wire. on the other hand — a semiconductor chip 14 — junction — a conductor — it joins to the

opposite side of a semiconductor chip 12 on the inferior surface of tongue of a tape 16, and the electrical installation between retreat leads is taken by wirebonding. junction — a conductor — junction conductor pattern 16a is formed in the front face of a tape 16, and between a semiconductor chip 14 and junction conductor pattern 16a and between junction conductor pattern 16a and retreat lead 10b are connected by wirebonding, respectively. By lowering that tip location, retreat lead 10a secures and forms an arrangement tooth space, and junction conductor pattern 16a takes charge of the duty which relays between this retreat lead 10b and semiconductor chip 14. In addition, when connecting an inner lead and semiconductor chips 12 and 14, a lead may be connected to each semiconductor chip 12 and 14 in common about a power lead or a ground lead.

[0010] When carrying out direct continuation of junction conductor pattern 16a and the retreat lead 10b, wirebonding in the meantime can be omitted. junction — a conductor — a tape 16 forms a conductor pattern in the film which has electric insulation like a TAB tape. junction — a conductor — what is necessary is just to take the electrical installation of junction conductor pattern 16a and retreat lead 10b through beer, when carrying out direct continuation of the tape 16 to retreat lead 10b. A beer edge and retreat lead 10b are connected with a bump or conductive resin.

[0011] After carrying a semiconductor chip 12 and a semiconductor chip 14 in a leadframe 10 as mentioned above, the resin seal of the semiconductor chips 12 and 14 is carried out, and a semiconductor device is obtained. This semiconductor device can obtain the semiconductor device which has a twice as many capacity as this by carrying two semiconductor chips using the semiconductor chip of the conventional capacity. Moreover, it becomes possible by preparing for many pin-ization by carrying two semiconductor chips, and constituting an inner lead from advance lead 10a and retreat lead 10b as mentioned above to prepare for the increment in a lead number, using the arrangement tooth space of an inner lead effectively.

[0012] Drawing 3 is an example about the leadframe which has a stage 20. Also in this example, it is the same as that of the above-mentioned example to divide the inner lead of a leadframe 10 into an advance lead and a retreat lead, and to form it. the junction which connects between a semiconductor chip 14 and retreat leads in the example shown in drawing 3 — a conductor — a tape 22 — the shape of a rectangular frame — forming — between a stage 20 and retreat lead 10b — junction — a conductor — the tape 22 is formed. Drawing 4 shows the plane configuration of this example. junction — a conductor — since direct continuation of between a tape 16 and retreat lead 10b is carried out ** [according to / wirebonding] — junction — a conductor — the rim of a tape 16 has reached to the tip of retreat lead 10b. junction — a conductor — electrical installation is taken with beer 24 between junction conductor pattern 22a and retreat lead 10b which were formed in the front face of a tape 22.

[0013] the within the limits whole which the example shown in drawing 5 is the leadframe 10 which has a stage 20, and the retreat leads including the inferior surface of tongue of a stage 20 surround — junction — a conductor — it is the example which stretched the tape 16. although the semiconductor chip 12 and the semiconductor chip 14 were joined to the vertical side of a stage 20 in the example shown in drawing 3 — this example — a semiconductor chip 12 — the top face of a stage 20 — a semiconductor chip 14 — junction — a conductor — it has joined to the inferior surface of tongue of a tape 16. a semiconductor chip 12 — between advance leads — wirebonding — connecting — a semiconductor chip 14 — junction — a conductor — it connects with a retreat lead through junction conductor pattern 16a prepared in the tape 16.

[0014] in addition, it is shown in drawing 3 — as — junction — a conductor — the connection method of a tape 16 and retreat lead 10b is also based on direct continuation ** [according to / the wirebonding method] — possible — moreover, a semiconductor chip 14 and junction — a conductor — connection between tapes 16 and the direct continuation by the bump are possible. moreover, the thing for which other natural connection methods, for example, the method of using a TAB tape etc., are used although each of semiconductor chips 12 and advance lead 10a is connected by the wirebonding method in the above-mentioned example — possible — between advance lead 10a and semiconductor chips 12

— junction — a conductor — it is also possible to use a tape.

[0015]

[Effect of the Invention] According to the leadframe and semiconductor device concerning this invention, as mentioned above, by carrying a semiconductor chip in both sides of a frame, the mounting effectiveness of a semiconductor device can be raised and higher efficacy with the effectively solvable problem of increase of the lead number at the time of carrying two or more semiconductor chips is done so.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is an explanatory view in the condition of having carried the semiconductor chip in the leadframe.

[Drawing 2] It is the explanatory view showing the plane configuration of an inner lead.

[Drawing 3] It is the explanatory view of other examples which carried the semiconductor chip in the leadframe.

[Drawing 4] It is the plane configuration **** explanatory view of the inner lead of other examples.

[Drawing 5] It is the explanatory view of the example of others [pan / which carried the semiconductor chip in the leadframe].

[Description of Notations]

10 Leadframe

12 14 Semiconductor chip

16 and 22 junction — a conductor — tape

16a, 22a Junction conductor pattern

20 Stage

[Translation done.]

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-21697

(43)公開日 平成5年(1993)1月29日

(51)Int.Cl.⁵

H 0 1 L 23/50

識別記号

Y 9272-4M

W 9272-4M

7220-4M

F I

技術表示箇所

25/065

25/07

H 0 1 L 25/ 08

Z

審査請求 未請求 請求項の数4(全 5 頁) 最終頁に続く

(21)出願番号 特願平3-195698

(22)出願日 平成3年(1991)7月10日

(71)出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舎利田711番地

(72)発明者 村田 浩一

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

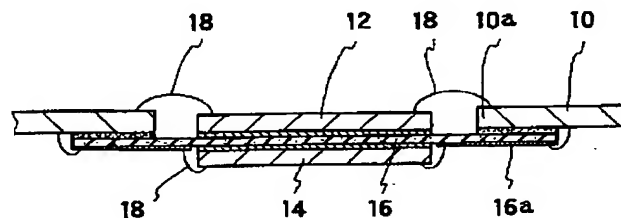
(74)代理人 弁理士 綿貫 隆夫 (外1名)

(54)【発明の名称】 リードフレーム及び半導体装置

(57)【要約】

【目的】 1つのパッケージに複数の半導体チップを搭載して半導体装置の実装効率を向上させ、リード本数を効果的に増やすことを目的とする。

【構成】 フレームの両面に半導体チップを搭載するリードフレームにおいて、半導体チップ12、14と接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リード10aと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、外縁位置を前記後退リードの先端位置に合わせ、向かい合った前記前進リード10a間に、半導体チップと前記後退リードとの間を中継する中継導体パターン16aを有する中継導体テープ16を張設する。



BEST AVAILABLE COPY

(2)

1

【特許請求の範囲】

【請求項1】 フレームの両面に半導体チップを搭載するリードフレームにおいて、半導体チップと接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リードと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、外縁位置を前記後退リードの先端位置に合わせ、向かい合った前記前進リード間に、半導体チップと前記後退リードとの間を中継する中継導体パターンを有する中継導体テープを張設したことを特徴とするリードフレーム。

【請求項2】 ステージの両面にそれぞれ半導体チップを搭載するリードフレームにおいて、半導体チップと接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リードと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、前記ステージと前記後退リードとの間に、外縁位置を前記後退リードの先端位置に合わせて半導体チップと前記後退リードとの間を中継する中継導体パターンを有する中継導体テープを設けたことを特徴とするリードフレーム。

【請求項3】 ステージの両面にそれぞれ半導体チップを搭載するリードフレームにおいて、半導体チップと接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リードと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、外縁位置を前記後退リードの先端位置に合わせ、前記ステージを含めて向かい合った前記前進リード間に、半導体チップと前記後退リードとの間を中継する中継導体パターンを有する中継導体テープを張設したことを特徴とするリードフレーム。

【請求項4】 請求項1、2または3記載のリードフレームに半導体チップを搭載し、半導体チップと前記前進リードおよび前記後退リードとの間を電気的に接続し、半導体チップを樹脂封止してなることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はリードフレームおよび半導体装置に関し、より詳細にはフレームの両面にそれぞれ半導体チップを搭載するタイプのリードフレーム及び半導体装置に関する。

【0002】

【従来の技術】 半導体チップを搭載する半導体装置は、通常、1つのパッケージに1つの半導体チップを搭載するが、実装効率を向上させるため1つのパッケージに複数個の半導体チップを搭載する製品がある。たとえば、複数個の半導体チップを一平面内に配置したハイブリッ

2

ドタイプのもの、リードフレームのステージの両面にそれぞれ半導体チップを搭載したものなどがある。ステージの両面に半導体チップを搭載した製品は、1つのパッケージに2個の半導体チップを搭載することで、2倍の容量を有する半導体装置を得ることが容易に可能になる。

【0003】

【発明が解決しようとする課題】 しかしながら、上記のようにリードフレームのステージの両面に半導体チップを搭載する場合は、半導体チップに接続するリード本数が必然的に増大するから、リードフレームに形成するリードの形成が困難になるという問題点が生じる。ことに、最近では半導体チップが高集積化し、インナーリードがきわめて高密度に形成されるようになっているから、微細パターンを有するリードフレームでさらにリード本数を増やすことは非常に困難となる。そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、高密度でインナーリードが形成されるリードフレームでも接続用のインナーリードを確保することができ、1つのパッケージに複数個の半導体チップを搭載可能とするリードフレーム及び半導体装置を提供しようとするものである。

【0004】

【課題を解決するための手段】 本発明は上記目的を達成するため次の構成を備える。すなわち、フレームの両面に半導体チップを搭載するリードフレームにおいて、半導体チップと接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リードと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、外縁位置を前記後退リードの先端位置に合わせ、向かい合った前記前進リード間に、半導体チップと前記後退リードとの間を中継する中継導体パターンを有する中継導体テープを張設したことを特徴とする。また、ステージの両面にそれぞれ半導体チップを搭載するリードフレームにおいて、半導体チップと接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リードと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、前記ステージと前記後退リードとの間に、外縁位置を前記後退リードの先端位置に合わせて半導体チップと前記後退リードとの間を中継する中継導体パターンを有する中継導体テープを設けたことを特徴とする。また、ステージの両面にそれぞれ半導体チップを搭載するリードフレームにおいて、半導体チップと接続するインナーリードを、半導体チップの搭載位置の外縁に接近する位置まで先端を延出した前進リードと、該前進リードよりもリード先端位置を後退させた後退リードとによって構成し、外縁位置を前記後退リードの先端位置に合わせ、前記ステージを含めて向かい合った前記前進リード間に、半導体チップと前記後

(3)

3
退リードとの間を中継する中継導体パターンを有する中
継導体テープを張設したことを特徴とする。また、前記
リードフレームに半導体チップを搭載し、半導体チップ
と前記前進リードおよび前記後退リードとの間を電氣的
に接続し、半導体チップを樹脂封止してなることを特徴
とする。

【0005】

【作用】中継導体テープの両面あるいはステージの両面
に半導体チップをそれぞれ接合して支持し、一方の半導
体チップと前進リードとを電氣的に接続し、他方の半導
体チップを後退リードに接続する。後退リードは半導体
チップから離間して配置されるから中継導体パターンを
介して半導体チップと接続する。後退リードはリード先
端を半導体チップの搭載部分から離間して配置すること
により、リード配置のための余裕スペースを確保するこ
とができ、リード本数を効果的に増やすことができる。

【0006】

【実施例】以下、本発明の好適な実施例を添付図面に基
づいて詳細に説明する。図1は本発明に係るリードフレ
ーム10に半導体チップ12、14を搭載した実施例を示す。
本実施例のリードフレーム10は半導体チップを搭載する
ステージを有しないタイプのもので、中継導体テープ16
をインナーリードの下面に張設して半導体チップを支持
するよう構成している。図2はリードフレーム10に形成
したインナーリードのパターンとインナーリードに中継
導体テープ16を接合した平面配置を示す。インナーリ
ードは、図2に示すように、半導体チップ12の外縁に
接近する位置まで先端を延出させた前進リード10aと、
前進リード10aよりも先端位置を後退させた後退リ
ード10bとからなる。

【0007】前進リード10aの先端位置は従来のリ
ードフレームに設けるインナーリードと同様でワイヤボン
ディングに要する間隔をあけて設定する。一方、後退リ
ード10bはリード配置のためのスペースを確保するため
リード先端を半導体チップの搭載位置から離して設定
する。インナーリードの配置スペースは半導体チップの
搭載位置に接近するにつれて徐々に狭くなってくる。こ
のためインナーリードは先細形状に形成して、リード間
のスペースをとっているが、インナーリードはその先端
側できわめて高密度になる。上記の後退リード10bは
前進リード10aよりも後退した位置でリードの延出を
止めているから、リードの配置で余裕のある部分を利用
することができ、すべてのインナーリードを半導体チ
ップの外縁まで延出させた場合に比べ、より多数本のリ
ードを形成することができる。

【0008】図2に示す実施例では、前進リード10a
と後退リード10bとを1つおきに配置しているが、必
ずしも1つおきに配置しなければならないものではない。
インナーリードの配置に応じて適宜配置でパターン
を設定すればよい。前記中継導体テープ16は図2に示

4
すように、インナーリードのうち前進リード10aの下
面に接合してリードフレームに支持し、後退リード10
bと中継導体テープ16の外縁との間には若干の間隔を
設ける。この間隔は実施例では中継導体テープ16と後
退リード10bの先端間をワイヤボンディングによって
接続するためである。後退リード10bに対するワイヤ
ボンディング位置を先端位置よりも若干後退した位置に
設定する場合には、中継導体テープ16の外縁が後退リ
ード10bにかかるようにすることもできる。また、こ
の実施例では中継導体テープ16と後退リード10bと
の間をワイヤボンディングによって接続しているが、T
ABテープなどを接続する場合と同様に中継導体テープ
16と後退リード10bとを直接接続する場合は、後退
リード10bの先端位置まで中継導体テープ16の外縁
部がかかるようにして中継導体テープ16をリードフレ
ーム10に接合する。

【0009】図1に示すように、半導体チップ12は中
継導体テープ16の上面に接合して支持し、ワイヤボン
ディングによって前進リード10aに接続する。18が
ボンディングワイヤである。一方、半導体チップ14は
中継導体テープ16の下面で半導体チップ12の反対側
に接合し、ワイヤボンディングによって後退リードとの
間の電氣的接続をとる。中継導体テープ16の表面には
中継導体パターン16aが形成されており、半導体チ
ップ14と中継導体パターン16aとの間および中継導体
パターン16aと後退リード10bとの間をそれぞれワ
イヤボンディングによって接続する。後退リード10a
はその先端位置を下げることによって、配置スペースを
確保して形成したものであり、中継導体パターン16a
はこの後退リード10bと半導体チップ14との間を中
継する役目を受け持っている。なお、インナーリードと
半導体チップ12、14とを接続する場合、電源リード
やアースリードについてそれぞれの半導体チップ12、
14に共通にリードを接続してもかまわない。

【0010】中継導体パターン16aと後退リード10
bとを直接接続する場合は、この間のワイヤボンディ
ングを省略することができる。中継導体テープ16はT
ABテープと同様に電氣的絶縁性を有するフィルムに導
体パターンを形成したものである。中継導体テープ16を
後退リード10bに直接接続する場合は、ビアを介して
中継導体パターン16aと後退リード10bとの電氣的
接続をとればよい。ビア端と後退リード10bとはバン
プあるいは導電性樹脂等によって接続する。

【0011】上記のようにして半導体チップ12および
半導体チップ14をリードフレーム10に搭載した後、
半導体チップ12、14を樹脂封止して半導体装置を得
る。この半導体装置は2つの半導体チップを搭載する
ことで、従来の容量の半導体チップを使用して2倍の容
量を有する半導体装置を得ることができる。また、2つ
の半導体チップを搭載することによる多ピン化に備えて、

(4)

5

上記のように前進リード10aと後退リード10bとでインナーリードを構成することによって、インナーリードの配置スペースを有効に利用してリード本数の増加に備えることが可能になる。

【0012】図3はステージ20を有するリードフレーム10についての実施例である。この実施例においても、リードフレーム10のインナーリードを前進リードと後退リードにわけて形成することは上記例と同様である。図3に示す実施例では半導体チップ14と後退リードとの間を接続する中継導体テープ22を矩形状の枠体状に形成し、ステージ20と後退リード10bとの間に中継導体テープ22を設けている。図4はこの実施例の平面配置を示す。中継導体テープ16と後退リード10bとの間はワイヤボンディングによらずに直接接続しているので中継導体テープ16の外縁は後退リード10bの先端まで及んでいる。中継導体テープ22の表面に形成した中継導体パターン22aと後退リード10bとの間はビア24によって電気的接続をとる。

【0013】図5に示す実施例はステージ20を有するリードフレーム10で、ステージ20の下面を含めて後退リードが囲む範囲内全体に中継導体テープ16を張設した実施例である。図3に示す実施例では半導体チップ12および半導体チップ14はステージ20の上下面に接合したが、本実施例では半導体チップ12はステージ20の上面に、半導体チップ14は中継導体テープ16の下面に接合している。半導体チップ12は前進リードとの間でワイヤボンディングによって接続し、半導体チップ14は中継導体テープ16に設けた中継導体パターン16aを介して後退リードに接続する。

【0014】なお、図3に示すように中継導体テープ16と後退リード10bとの接続方法はワイヤボンディング法によらずに直接接続によることも可能であり、また

6

半導体チップ14と中継導体テープ16との間の接続もバンパによる直接接続も可能である。また、上記実施例では半導体チップ12と前進リード10aとはいずれもワイヤボンディング法によって接続しているが、もちろん他の接続方法、たとえばTABテープを利用する方法等を利用することも可能で、前進リード10aと半導体チップ12との間で中継導体テープを利用することも可能である。

【0015】

【発明の効果】本発明に係るリードフレーム及び半導体装置によれば、上述したように、フレームの両面に半導体チップを搭載することにより、半導体装置の実装効率を向上させることができ、複数の半導体チップを搭載する際のリード本数の増大の問題を効果的に解消することができる等の著効を奏する。

【図面の簡単な説明】

【図1】リードフレームに半導体チップを搭載した状態の説明図である。

【図2】インナーリードの平面配置を示す説明図である。

【図3】リードフレームに半導体チップを搭載した他の実施例の説明図である。

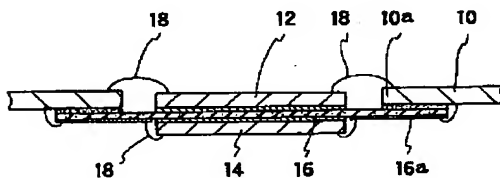
【図4】他の実施例のインナーリードの平面配置を示す説明図である。

【図5】リードフレームに半導体チップを搭載したさらに他の実施例の説明図である。

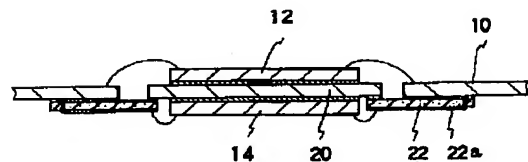
【符号の説明】

10 リードフレーム
12、14 半導体チップ
16、22 中継導体テープ
16a、22a 中継導体パターン
20 ステージ

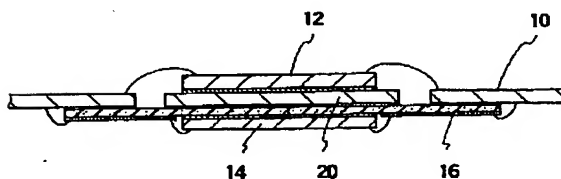
【図1】



【図3】



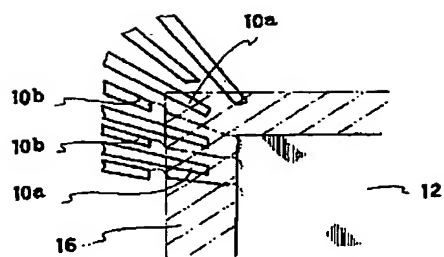
【図5】



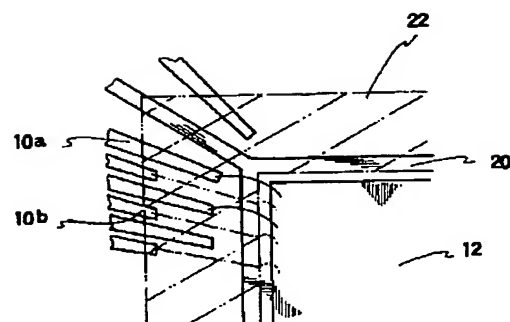
BEST AVAILABLE COPY

(5)

【図2】



【図4】



フロントページの続き

(51) Int. Cl. 5

H 0 1 L 25/18

識別記号

庁内整理番号

F I

技術表示箇所

BEST AVAILABLE COPY